

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ  
РОССИЙСКОЙ ФЕДЕРАЦИИ**

Филиал федерального государственного бюджетного образовательного  
учреждения высшего образования  
«Воронежский государственный технический университет»  
в городе Борисоглебске

УТВЕРЖДАЮ  
Директор филиала  
 / Е.А. Позднова /  
«» 2023г.



**РАБОЧАЯ ПРОГРАММА  
дисциплины**

**«Интегральные устройства радиоэлектроники»**

**Направление подготовки** 11.03.03 Конструирование и технология  
электронных средств

**Профиль** Проектирование и технология радиоэлектронных средств

**Квалификация выпускника** бакалавр

**Нормативный период обучения** 4 года

**Форма обучения** Очная

**Год начала подготовки** 2023

Автор программы

  
\_\_\_\_\_ А.А. Пирогов

Заведующий кафедрой  
конструирования и  
технологий ЭС

  
\_\_\_\_\_ А.В. Башкиров

Руководитель ОПОП

  
\_\_\_\_\_ А.В. Башкиров

**Борисоглебск 2023**

## 1 ЦЕЛИ И ЗАДАЧИ ДИСЦИПЛИНЫ

**1.1 Цели дисциплины** изучение принципов работы, материалов, конструкций и технологических процессов изготовления интегральных устройств электроники, освоение методик проектирования интегральных устройств электроники.

### 1.2 Задачи освоения дисциплины

- теоретическое изучение устройства аналоговых интегральных структур, физических принципов работы, характеристик и особенностей их применения в производстве РЭС;
- изучение назначения и принципов действия основных устройств интегральной электроники;
- приобретение навыков проектирования РЭС с применением современных САПР.

## 2 МЕСТО ДИСЦИПЛИНЫ В СТРУКТУРЕ ОПОП

Дисциплина «Интегральные устройства радиоэлектроники» относится к дисциплинам части, формируемой участниками образовательных отношений, блока Б.1 учебного плана.

## 3 ПЕРЕЧЕНЬ ПЛАНИРУЕМЫХ РЕЗУЛЬТАТОВ ОБУЧЕНИЯ ПО ДИСЦИПЛИНЕ

Процесс изучения дисциплины «Интегральные устройства радиоэлектроники» направлен на формирование следующих компетенций:

ПК-2 Способен выполнять проектирование радиоэлектронных устройств в соответствии с техническим заданием с использованием средств автоматизации проектирования

Компетенция	Результаты обучения, характеризующие сформированность компетенции
ПК-2	знать основные понятия, базовые концепции, модели и методы в области цифровой обработки сигналов; основные типы функциональных узлов цифровой схемотехники; области применения микропроцессоров и микропроцессорных систем
	уметь строить модель разрабатываемого устройства на поведенческом и вентильном уровне; анализировать результаты расчёта на ЭВМ
	владеть современными средствами проектирования цифровых устройств с использованием языков описания аппаратуры высокого уровня; навыками работы со специализированной литературой.

## 4 ОБЪЕМ ДИСЦИПЛИНЫ

Общая трудоемкость дисциплины «Интегральные устройства радиоэлектроники» составляет 8 зачётных единиц.

## Распределение трудоемкости дисциплины по видам занятий

Виды учебной работы	Всего часов	Семестры	
		7	8
<b>Аудиторные занятия (всего)</b>	<b>72</b>	<b>36</b>	<b>36</b>
В том числе:			
Лекции	30	18	12
Практические занятия (ПЗ)			
Лабораторные работы (ЛР)	42	18	24
<b>Самостоятельная работа</b>	<b>189</b>	<b>126</b>	<b>63</b>
Курсовой проект	+		+
Контрольная работа			
Вид промежуточной аттестации – экзамен	27		27
Общая трудоемкость	288	162	126
час	8	4,5	3,5
зач. ед.			

## 5 СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

### 5.1 Содержание разделов дисциплины и распределение трудоемкости по видам занятий

№ п/п	Наименование темы	Содержание раздела	Лекц	Лаб. зан.	СРС	Всего, час
1	Современные тенденции и направления развития цифровой микроэлектроники в приборостроении	Цель и задачи курса. Требования к освоению дисциплины. Методика и средства автоматизированного проектирования: СБИС. Маршрут проектирования СБИС, ПЛИС, базовые матричные кристаллы, система на кристалле. Самостоятельное изучение. Цифровая обработка сигналов, область применения, ключевые операции.	2	4	28	34
2	Основные понятия цифровой схемотехники. Простейшие модели и параметры логических элементов.	Модели и система параметров логических элементов. Типы выходов элементов, схемотехника цепей КМОП-элементов. Самостоятельное изучение. Вспомогательные элементы цифровых узлов и устройств цифровой схемотехники. Передача сигналов в цифровых узлах.	4	4	28	36
3	Функциональные узлы комбинационного типа	Анализ структуры и принципов работы основных узлов комбинационного типа. Двоичные дешифраторы, мультиплексоры и демультимплексоры, компараторы и сумматоры, матричные умножители. Самостоятельное изучение. Схемы контроля, контроль по модулю 2, схема свёртки.	6	6	28	36
4	Функциональные узлы последовательного типа	Анализ структуры и принципов работы основных узлов комбинационного типа. Триггерные устройства,	6	68	28	40

		регистры, двоичные счётчики. Самостоятельное изучение. Синхронизация в цифровых устройствах, Счётчики с недвоичным кодированием.				
5	Запоминающие устройства	Основные сведения. Система параметров. Классификация. Основные структуры запоминающих устройств, запоминающие устройства статического типа. Самостоятельное изучение. Динамическая память. Флэш-память.	4	6	28	38
6	Микропроцессорные СБИС и их применение в приборостроении	Общие сведения. Структура и функционирование микропроцессорной системы. Интерфейсные и периферийные микросхемы, микроконтроллеры. Самостоятельное изучение. Схемы подключения памяти и внешних устройств. Цифровая обработка сигналов. Цифроаналоговые и аналогоцифровые преобразователи.	4	8	25	37
7	Проектирование СБИС с использованием языка VHDL	Основные сведения о языке VHDL. Синтаксические конструкции, описание проекта. Структурный и поведенческий варианты описания проекта.	4	8	24	36
<b>Итого</b>			<b>30</b>	<b>42</b>	<b>189</b>	<b>261</b>

Практическая подготовка при освоении дисциплины учебным планом не предусмотрена.

## 5.2 Перечень лабораторных работ

Инструктаж по технике безопасности.

1. Проектирование дешифраторов адреса на языке VHDL.
2. Проектирование запоминающей ячейки оперативного запоминающего устройства статического типа на языке VHDL
3. Проектирование матрицы запоминающих ячеек оперативного запоминающего устройства статического типа на языке VHDL
4. Проектирование структуры оперативного запоминающего устройства статического типа на языке VHDL

## 6 ПРИМЕРНАЯ ТЕМАТИКА КУРСОВЫХ ПРОЕКТОВ (РАБОТ) И КОНТРОЛЬНЫХ РАБОТ

В соответствии с учебным планом освоение дисциплины предусматривает выполнение курсового проекта в 8 семестре для очной формы обучения.

Примерная тематика курсового проекта:

Задачи, решаемые при выполнении курсового проекта:

Курсовой проект включает в себя графическую часть и расчетно-пояснительную записку.

## 7 ОЦЕНОЧНЫЕ МАТЕРИАЛЫ ДЛЯ ПРОВЕДЕНИЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ ПО ДИСЦИПЛИНЕ

## 7.1 Описание показателей и критериев оценивания компетенций на различных этапах их формирования, описание шкал оценивания

### 7.1.1 Этап текущего контроля

Результаты текущего контроля знаний и межсессионной аттестации оцениваются по системе:

«аттестован»;

«не аттестован».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Аттестован	Не аттестован
ПК-2	Знать основные понятия, базовые концепции, модели и методы в области цифровой обработки сигналов; основные типы функциональных узлов цифровой схемотехники; области применения микропроцессоров и микропроцессорных систем	Отвечает на теоретические вопросы при устном опросе и защите лабораторной работы.	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	Уметь строить модель разрабатываемого устройства на поведенческом и вентиляционном уровне; анализировать результаты расчёта на ЭВМ	Активно работает на лабораторных занятиях.	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах
	владеть современными средствами проектирования цифровых устройств с использованием языков описания аппаратуры высокого уровня; навыками работы со специализированной литературой.	Высокий уровень самостоятельности при выполнении лабораторных работ и оформлении отчетов	Выполнение работ в срок, предусмотренный в рабочих программах	Невыполнение работ в срок, предусмотренный в рабочих программах

### 7.1.2 Этап промежуточного контроля знаний

Результаты промежуточного контроля знаний оцениваются в 7 семестре по системе:

«зачтено»

«не зачтено»

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Зачтено	Не зачтено
ПК-2	Знать основные понятия, базовые концепции, модели и методы в области цифровой обработки сигналов; основные типы функциональных узлов цифровой схемотехники; области применения микропроцессоров и микропроцессорных систем	Тест	Выполнение теста на 70-100%	Выполнение менее 70%
	Уметь строить модель разрабатываемого устройства на поведенческом и вентиляционном уровне; анализировать результаты расчёта на ЭВМ.	Решение стандартных практических задач	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	владеть современными средствами проектирования цифровых устройств с использованием языков описания аппаратуры высокого уровня; навыками работы со специализированной	Решение прикладных задач в конкретной предметной области	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены

литературой.			
--------------	--	--	--

Результаты промежуточного контроля знаний оцениваются в 8 семестре по системе:

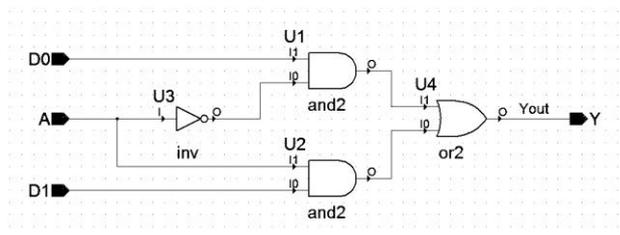
- «отлично»;
- «хорошо»;
- «удовлетворительно»;
- «неудовлетворительно».

Компетенция	Результаты обучения, характеризующие сформированность компетенции	Критерии оценивания	Отлично	Хорошо	Удовл.	Неудовл.
ПК-2	Знать основные понятия, базовые концепции, модели и методы в области цифровой обработки сигналов; основные типы функциональных узлов цифровой схемотехники; области применения микропроцессоров и микропроцессорных систем	Тест	Выполнение теста на 90-100%	Выполнение теста на 80-90%	Выполнение теста на 70-80%	В тесте менее 70% правильных ответов
	Уметь строить модель разрабатываемого устройства на поведенческом и вентильном уровне; анализировать результаты расчёта на ЭВМ	Решение стандартных практически их задач	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены
	владеть современными средствами проектирования цифровых устройств с использованием языков описания аппаратуры высокого уровня; навыками работы со специализированной литературой.	Решение прикладных задач в конкретной предметной области	Задачи решены в полном объеме и получены верные ответы	Продемонстрирован верный ход решения всех, но не получен верный ответ во всех задачах	Продемонстрирован верный ход решения в большинстве задач	Задачи не решены

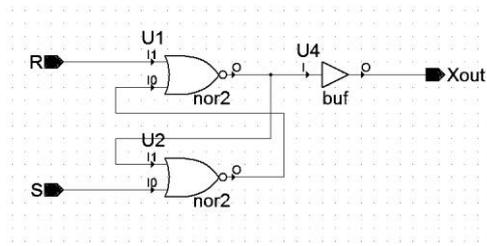
### 7.2.1 Примерный перечень заданий для подготовки к тестированию

Примерный перечень заданий для подготовки к тестированию:

1. Выберите рисунок, на котором изображен RS-триггер



A



B

Ответ: B

2. Установите взаимно-однозначное соответствие между этапами проектирования модели на логическом уровне и необходимым программным инструментом.

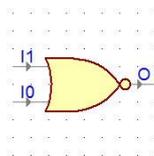
Схемный редактор система автоматизированного проектирования Xilinx ISE и его функциональное назначение инструментов. Заполните таблицу.

1.	Компоновка элементов и блоков схемы на чертеже	A	ISim
2.	Трассировка в соответствии со структурой схемой	B	Add Wire
3.	Назначение портов ввода\вывода	C	Design/Simulation
4.	Программное моделирование, симуляция	D	Add IO Marker
5.	Визуализация и анализ результатов	E	Add Symbol

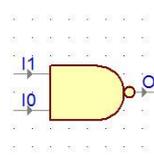
Ответ:

1	2	3	4	5
E	B	D	C	A

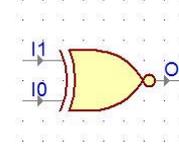
3. Какой из указанных элементов следует исключить, как не соответствующий базисам «2ИЛИ-НЕ» и «2И-НЕ»?



A



B



C

Ответ: C

4. Расположите операции получения временных диаграмм в верном порядке

- A – Назначение симуляторов входных сигналов;
- B – Добавление портов ввода\вывода в поле симулятора;
- C – Регистрация выходных характеристик;
- D – Установка времени симуляции.

Ответ:

1	2	3	4
B	A	D	C

**5.** В качестве средств описания выступают модели различных уровней сложности. Какие модели используются для проектирования цифровых устройств?

- A. Логическая модель;
- B. Регрессионная модель;
- C. Модель с временными задержками;
- D. Модель с учетом электрических эффектов (или электрическая модель).

Ответ: A, C, D

**6.** Какой символ в начале строки согласно синтаксису запрещает обращение к элементу (строке назначения порта ввода\вывода) файла конфигурации Basys.ucf?

A – «%», B – «\$», C – «#», D – «@»

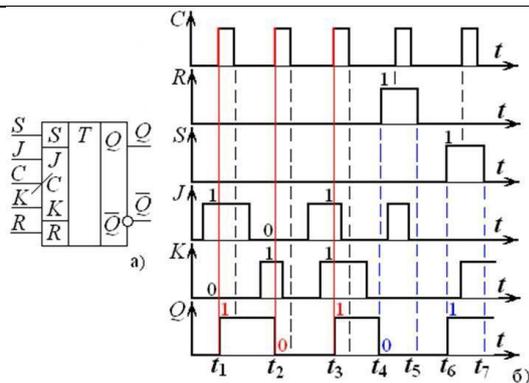
Ответ: C

**7.** Заполнить таблицу истинности JK – триггера с асинхронными RS входами. Таблица истинности является важным инструментом описания работы цифровых устройств, одним из элементов маршрута построения моделей на логическом уровне, показывается связь между логическим выражением, логической схемой и временной диаграммой

Работа JK-триггера описывается характеристическим уравнением

$$Q^{t+1} = \overline{Q}^t J + Q^t \overline{K}$$

Временные диаграммы приведены на рисунке ниже.



Условно-графическое обозначение (а) и временная диаграмма (б) работы JK-триггера с асинхронными RS входами

Бланк 3

Таблица истинности JK-триггера

J	K	$Q_t$	$Q_{t+1}$
X			
	X		

Ключ для проверки правильного ответа.

Проверяемый критерий				Балл
Заполненная таблица истинности JK-триггера				0 / 1 / 2
J	K	$Q_t$	$Q_{t+1}$	
X	0	0	0	
0	1	0	1	
1	0	1	0	
0	X	1	1	
<p>0 – в таблице допущены две и более ошибки;            1 – в таблице допущена одна ошибка;            2 – таблица заполнена без ошибок.</p>				

8. В качестве элементов трассировки модулей логической схемы могут быть ис-

пользованы как одноразрядные проводники, так и шины данных. Пояснить порядок и особенности применения данного программного инструмента трассировки.

Ключ для проверки правильного ответа.

Проверяемый критерий	Балл
Шины размещаются на схеме, в отличие от проводников проходят между многоразрядными портами функциональных узлов. Шине необходимо задавать в свойствах имя и разрядность. К шине нельзя подключать проводники, не являющиеся компонентами шины, которым присваивается индекс в зависимости от разряда, к которому они относятся. Левая граница диапазона индексов, задающих ширину шины, всегда соответствует старшему значению разряда.	2
Шины размещаются на схеме, в отличие от проводников проходят между многоразрядными портами функциональных узлов. Шине необходимо задавать в свойствах имя и разрядность.	1
Не соответствует ни одному из заданных требований	0

**9.** Пояснить работу симуляторов, с помощью которых можно устанавливать постоянный длительный уровень (верхний или нижний) сигнала информационной последовательности при моделировании.

Ключ для проверки правильного ответа.

Проверяемый критерий	Балл
Длительное временное воздействие можно задавать по средствам симуляторов Formula (задание входных сигналов по указанной закономерности), Value (задание фиксированного значения сигнала на весь временной диапазон моделирования), Hotkey (переключение состояний входных сигналов с использованием «горячих клавиш» клавиатуры). Симулятор Clock для данного случая не подходит, ввиду программных ограничений на длительность импульса и паузы.	2
Длительное временное воздействие можно задавать по средствам симуляторов Value (задание фиксированного значения сигнала на весь временной диапазон моделирования), Hotkey (переключение состояний входных сигналов с использованием «горячих клавиш» клавиатуры).	1
Не соответствует ни одному из заданных требований	0

**10.** Модель цифрового функционального узла получена, проведено тестирование, получены временные диаграммы. Для проведения физической верификации проекта необходимо провести работу с отладочной платой. Перечислите операции необходимые для

непосредственного программирования отладочной платы Digilent Basys 2.

Ключ для проверки правильного ответа.

Проверяемый критерий				Балл
Заполненная таблица истинности JK-триггера				0 / 1 / 2
<b>J</b>	<b>K</b>	<b>Q<sub>t</sub></b>	<b>Q<sub>t+1</sub></b>	
X	0	0	0	
0	1	0	1	
1	0	1	0	
0	X	1	1	
0 – в таблице допущены две и более ошибки; 1 – в таблице допущена одна ошибка; 2 – таблица заполнена без ошибок.				

Проверяемый критерий	Балл
Выбрать режим работы отладочной платы. Поставить переключатель в режим «PC», для программирования микросхемы FPGA XC3S250E или в режим «ROM» для установки прошивки в энергонезависимую память PROM. Подключить отладочную плату к ПК, удаление предыдущей прошивки выполнять необязательно, система при подтверждении произведет последовательно стирание и программирование интегральной схемы.	2
Перед программированием необходимо подключить отладочную плату к ПК, осуществить удаление предыдущей прошивки и произвести программирование.	1
Не соответствует ни одному из заданных требований	0

### 7.2.2 Примерный перечень заданий для решения стандартных задач

Получить минимизированную ДНФ с помощью карты Карно (диаграммы Вейча), построить схему на логических элементах, построить временную диаграмму

$$1) f = abcd \vee \bar{a}\bar{b}\bar{c}\bar{d} \vee \bar{a}bd \vee \bar{a}\bar{c}\bar{d} \vee \bar{a}bcd \vee \bar{b}cd \vee \bar{a}\bar{b}cd;$$

$$2) f = \bar{a}\bar{b}\bar{c} \vee \bar{a}\bar{c}\bar{d} \vee \bar{b}cd \vee abcd \vee acd \vee \bar{a}\bar{b}cd \vee \bar{a}\bar{b}cd;$$

$$3) f = abcd \vee \bar{a}\bar{c}\bar{d} \vee \bar{a}\bar{b}\bar{d} \vee \bar{a}\bar{b}cd \vee \bar{a}\bar{b}cd \vee \bar{a}\bar{d}\bar{c};$$

$$4) f = \overline{abcd} \vee \overline{abc} \vee \overline{acd} \vee \overline{abcd} \vee \overline{abc} \vee \overline{acd} \vee \overline{abcd};$$

$$5) f = \overline{acd} \vee \overline{acd} \vee \overline{bcd} \vee \overline{abcd} \vee \overline{abcd} \vee \overline{abcd} \vee \overline{bcd};$$

$$6) f = \overline{abcd} \vee \overline{abcd} \vee \overline{abcd} \vee \overline{abd} \vee \overline{abc} \vee \overline{acd} \vee \overline{acd};$$

$$7) f = \overline{acd} \vee \overline{abd} \vee \overline{acd} \vee \overline{abcd} \vee \overline{abcd} \vee \overline{abcd} \vee \overline{abc};$$

$$8) f = \overline{abc} \vee \overline{abcd} \vee \overline{abc} \vee \overline{abcd} \vee \overline{abcd} \vee \overline{acd} \vee \overline{abcd} \vee \overline{acd};$$

$$9) f = \overline{acd} \vee \overline{abcd} \vee \overline{acd} \vee \overline{abd} \vee \overline{abcd} \vee \overline{abcd} \vee \overline{abd};$$

$$10) f = \overline{abcd} \vee \overline{abc} \vee \overline{bcd} \vee \overline{bcd} \vee \overline{abd} \vee \overline{abcd} \vee \overline{abcd};$$

### 7.2.3 Примерный перечень заданий для решения прикладных

По булевой функции, заданной таблицей истинности построить схемы в базисе «ЗИ-НЕ» и «ИЛИ-НЕ», построить временную диаграмму, провести отладку и физическую верификацию модели

Таблица

$x_1 x_2 x_3$	$f^1$	$f^2$	$f^3$	$f^4$	$f^5$	$f^6$	$f^7$	$f^8$
0 0 0	0	1	0	0	0	1	0	1
0 0 1	0	0	1	0	1	0	0	0
0 1 0	0	0	0	1	1	0	1	1
0 1 1	0	0	0	1	0	0	0	0
1 0 0	1	0	0	0	0	1	1	1
1 0 1	0	0	0	0	0	1	0	0
1 1 0	1	0	1	1	1	0	1	1
1 1 1	1	0	0	1	1	0	0	0

### 7.2.4 Примерный перечень вопросов для подготовки к зачету

Не предусмотрено учебным планом

### 7.2.5 Примерный перечень вопросов для подготовки к экзамену

1. Д - триггер типа «защелка»: схема, таблица истинности, ПФ, функционирование.
2. Преобразование JK триггера в RS - , Д - , Т – триггеры.
3. Функциональные узлы цифровых устройств.
4. Принципы построения и функционирования одноступенчатых дешифраторов.
5. Полусумматор: схема, функционирование.
6. Полный комбинационный одноразрядный сумматор: схема, функционирование.

7. Схема сравнения.
8. Принципы построения и функционирования мультиплексоров.
9. Принципы построения и функционирования демультиплексоров.
10. Реализация шифраторов.
11. Регистр хранения: схемы, функционирование.
12. Сдвигающие регистры: схемы, функционирование.
13. Реверсивный регистр: схема, функционирование.
14. Арифметический эквивалент сдвига двоичного кода.
15. Регистровые делители частоты: схема, функционирование.

### **7.2.6 Методика выставления оценки при проведении промежуточной аттестации**

Зачёт -

Экзамен проводится по тест-билетам, каждый из которых содержит 10 вопросов и задачу. Каждый правильный ответ на вопрос в тесте оценивается 1 баллом, задача оценивается в 10 баллов (5 баллов верное решение и 5 баллов за верный ответ). Максимальное количество набранных баллов – 20.

1. Оценка «Неудовлетворительно» ставится в случае, если студент набрал менее 6 баллов.

2. Оценка «Удовлетворительно» ставится в случае, если студент набрал от 6 до 10 баллов

3. Оценка «Хорошо» ставится в случае, если студент набрал от 11 до 15 баллов.

4. Оценка «Отлично» ставится, если студент набрал от 16 до 20 баллов.

### **7.2.7 Паспорт оценочных материалов**

№ п/п	Контролируемые разделы (темы) дисциплины	Код контролируемой компетенции	Наименование оценочного средства
1	Современные тенденции и направления развития цифровой микроэлектроники в приборостроении	ПК-2	Тест, защита лабораторных работ, требования к курсовому проекту
2	Основные понятия цифровой схемотехники. Простейшие модели и параметры логических элементов.	ПК-2	Тест, защита лабораторных работ, требования к курсовому проекту
3	Функциональные узлы комбинационного типа	ПК-2	Тест, защита лабораторных работ, требования к курсовому проекту
4	Функциональные узлы последовательного типа	ПК-2	Тест, защита лабораторных работ, требования к курсовому проекту
5	Запоминающие устройства	ПК-2	Тест, защита лабораторных работ, требования к курсовому проекту
6	Микропроцессорные СБИС и их применение в приборостроении	ПК-2	Тест, защита лабораторных работ, требования к курсовому проекту

			проекту
7	Проектирование СБИС с использованием языка VHDL	ПК-2	Тест, защита лабораторных работ, требования к курсовому проекту

### **7.3 Методические материалы, определяющие процедуры оценивания знаний, умений, навыков и (или) опыта деятельности**

Тестирование осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных тест-заданий на бумажном носителе. Время тестирования 30 мин. Затем осуществляется проверка теста экзаменатором и выставляется оценка согласно методики выставления оценки при проведении промежуточной аттестации.

Решение стандартных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Решение прикладных задач осуществляется, либо при помощи компьютерной системы тестирования, либо с использованием выданных задач на бумажном носителе. Время решения задач 30 мин. Затем осуществляется проверка решения задач экзаменатором и выставляется оценка, согласно методики выставления оценки при проведении промежуточной аттестации.

Защита курсового проекта или отчета по всем видам практик осуществляется согласно требованиям, предъявляемым к работе, описанным в методических материалах. Примерное время защиты на одного студента составляет 20 мин.

## **8 .УЧЕБНО МЕТОДИЧЕСКОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

### **8.1 Перечень учебной литературы, необходимой для освоения дисциплины**

1. Кретов С.Д. Интегральные устройства радиоэлектроники : учеб. пособие. - Воронеж : ВГТУ, 2004. - 146 с.

2. Миловзоров, О.В. Электроника : учебник. - 3-е изд., стереотип. - : Высш. шк., 2006. - 288 с. : ил. - ISBN 5-06-004428-9.

3. Пирогов А. А. Проектирование интегральных схем и их функциональных узлов: учеб. пособие / А. А. Пирогов. – Воронеж: Издательство Воронежского государственного университета, 2014. – 85 с.

4. Методические указания по самостоятельной работе по дисциплине «Интегральные устройства радиоэлектроники» направление 211000.62 «Конструирование и технология электронных средств» (профиль «Проектирование и технология радиоэлектронных средств») всех форм обучения [Электронный ресурс] / Каф. конструирования и производства радиоаппаратуры, Сост.: А. В. Турецкий, Н. В. Ципина, А. А. Пирогов. - Электрон. текстовые, граф. дан. (281 Кб). - Воронеж : ФГБОУ ВПО «Воронежский государственный технический

университет», 2015. - 1 файл.

5. Автоматизированное проектирование полупроводниковых резисторов, конденсаторов : Методические указания к лабораторной работе № 1 по дисциплине «Интегральные устройства радиоэлектроники» для студентов специальности 210201 «Проектирование и технология радиоэлектронных средств» всех форм обучения / Каф. конструирования и производства радиоаппаратуры; Сост.: С. Д. Кретов, А. В. Турецкий, Н. В. Ципина. - Воронеж : ГОУВПО «Воронежский государственный технический университет», 2009. - 21 с.

6. Исследование модели МДП транзистора : Методические указания к лабораторной работе № 3 по дисциплине «Интегральные устройства радиоэлектроники» для студентов специальности 210201 «Проектирование и технология радиоэлектронных средств» всех форм обучения / Каф. конструирования и производства радиоаппаратуры; Сост.: С. Д. Кретов, А. В. Турецкий, Н. В. Ципина. - Воронеж : ГОУВПО «Воронежский государственный технический университет», 2008. - 28 с.

**8.2 Перечень информационных технологий, используемых при осуществлении образовательного процесса по дисциплине, включая перечень лицензионного программного обеспечения, ресурсов информационно-телекоммуникационной сети «Интернет», современных профессиональных баз данных и информационных справочных систем:**

Информационные лекции

Проблемные лекции

Система программирования Xilinx ISE Web pack

Офисный пакет Microsoft Office

Для работы в сети рекомендуется использовать ресурсы:

- <http://www.iprbookshop.ru> (Электронная библиотечная система «IPRbooks»)
- <http://old.intuit.org>

## **9 МАТЕРИАЛЬНО-ТЕХНИЧЕСКАЯ БАЗА, НЕОБХОДИМАЯ ДЛЯ ОСУЩЕСТВЛЕНИЯ ОБРАЗОВАТЕЛЬНОГО ПРОЦЕССА**

Специализированная лекционная аудитория, оснащенная оборудованием для лекционных демонстраций и проекционной аппаратурой

Компьютерный класс, оснащенный ПЭВМ с установленным программным обеспечением

## **10 МЕТОДИЧЕСКИЕ УКАЗАНИЯ ДЛЯ ОБУЧАЮЩИХСЯ ПО ОСВОЕНИЮ ДИСЦИПЛИНЫ**

По дисциплине «Интегральные устройства радиоэлектроники» читаются лекции, проводятся лабораторные работы, выполняется курсовой проект.

Основой изучения дисциплины являются лекции, на которых излагаются наиболее существенные и трудные вопросы, а также вопросы, не нашедшие отражения в учебной литературе. Лекции представляет собой систематическое, последовательное изложение учебного материала. Это – одна из важнейших

форм учебного процесса и один из основных методов преподавания в вузе. На лекциях от студента требуется не просто внимание, но и самостоятельное оформление конспекта. Качественный конспект должен легко восприниматься зрительно, в эго тексте следует соблюдать абзацы, выделять заголовки, пронумеровать формулы, подчеркнуть термины. В качестве ценного совета рекомендуется записывать не каждое слово лектора (иначе можно потерять мысль и начать писать автоматически, не вникая в смысл), а постараться понять основную мысль лектора, а затем записать, используя понятные сокращения.

Лабораторные работы выполняются на лабораторном оборудовании в соответствии с методиками, приведенными в указаниях к выполнению работ.

- Самостоятельная работа студентов способствует глубокому усвоению учебного материала и развитию навыков самообразования. Самостоятельная работа предполагает следующие составляющие:

- работа с текстами: учебниками, справочниками, дополнительной литературой, а также проработка конспектов лекций;
- выполнение домашних заданий и типовых расчетов;
- работа над темами для самостоятельного изучения;
- участие в работе студенческих научных конференций, олимпиад;
- подготовка к зачетам и экзаменам.

Кроме базовых учебников рекомендуется самостоятельно использовать имеющиеся в библиотеке учебно-методические пособия. Независимо от вида учебника, работа с ним должна происходить в течение всего семестра. Эффективнее работать с учебником не после, а перед лекцией.

При ознакомлении с каким-либо разделом рекомендуется прочитать его целиком, стараясь уловить общую логику изложения темы. При повторном чтении хорошо акцентировать внимание на ключевых вопросах и основных теоремах (формулах). Можно составить их краткий конспект.

Степень усвоения материала проверяется следующими видами контроля:

- текущий (опрос, контрольные работы, типовые расчеты);
- рубежный (коллоквиум);
- промежуточный (курсовая работа, зачет, зачет с оценкой, экзамен).

Для успешной сдачи экзамена необходимо выполнить следующие рекомендации –готовиться к экзамену следует систематически, в течение всего семестра. Интенсивная подготовка должна начаться не позднее, чем за месяц-полтора до экзамена. Данные перед экзаменом три-четыре дня эффективнее всего использовать для повторения.

Методика выполнения курсового проекта изложена в учебно-методическом пособии. Выполнять этапы курсового проекта должны своевременно и в установленные сроки.

Контроль усвоения материала дисциплины производится проверкой курсового проекта, защитой курсового проекта.

Вид учебных занятий	Деятельность студента
Лекция	Написание конспекта лекций: кратко, схематично, последовательно фиксировать основные положения, выводы, формулировки, обобщения; помечать важные

	мысли, выделять ключевые слова, термины. Проверка терминов, понятий с помощью энциклопедий, словарей, справочников с выписыванием толкований в тетрадь. Обозначение вопросов, терминов, материала, которые вызывают трудности, поиск ответов в рекомендуемой литературе. Если самостоятельно не удастся разобраться в материале, необходимо сформулировать вопрос и задать преподавателю на лекции или на практическом занятии.
Лабораторная работа	Лабораторные работы позволяют научиться применять теоретические знания, полученные на лекции при решении конкретных задач. Чтобы наиболее рационально и полно использовать все возможности лабораторных для подготовки к ним необходимо: следует разобрать лекцию по соответствующей теме, ознакомиться с соответствующим разделом учебника, проработать дополнительную литературу и источники, решить задачи и выполнить другие письменные задания.
Самостоятельная работа	Самостоятельная работа студентов способствует глубокому усвоению учебного материала и развитию навыков самообразования. Самостоятельная работа предполагает следующие составляющие: - работа с текстами: учебниками, справочниками, дополнительной литературой, а также проработка конспектов лекций; - выполнение домашних заданий и расчетов; - работа над темами для самостоятельного изучения; - участие в работе студенческих научных конференций, олимпиад; - подготовка к промежуточной аттестации.
Подготовка к промежуточной аттестации	Готовиться к промежуточной аттестации следует систематически, в течение всего семестра. Интенсивная подготовка должна начаться не позднее, чем за месяц-полтора до промежуточной аттестации. Данные перед экзаменом три дня эффективнее всего использовать для повторения и систематизации материала.

## ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

№ п/п	Перечень вносимых изменений	Дата внесения изменений	Подпись заведующего кафедрой, ответственной за реализацию ОПОП
1			
2			
3			